

Tracking method and device in CDMA communication system containing pilot channel

Publication number: CN1301090

Publication date: 2001-06-27

Inventor: LU JIANMIN (CN)

Applicant: HUAWEI TECH CO LTD (CN)

Classification:

- international: H04J13/00; H04L7/02; H04J13/00; H04L7/02; (IPC1-7):
H04J13/00; H04L7/02

- European:

Application number: CN19991024283 19991221

Priority number(s): CN19991024283 19991221

Report a data error here

Abstract of CN1301090

A tracking method and device in CDMA communication system containing pilot channel code is disclosed. The delay lock loop (DLL) structure and the early, middle and late branches are used. The pilot signals are extracted from de-spreaded output signal of early and late branches at each time slice by the pilot signal extractor. After multiplied with pilot pattern, they are used to modulate, interference accumulate and find out absolute sum. Comparing the absolute sums of early and late branches can obtain phase difference, which can control the phase of local code after filtered to perform tracking. Its advantages are less hardware resource and no influence from multiplication interferences.

Data supplied from the *esp@cenet* database - Worldwide

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H04J 13/00

H04L 7/02

[12] 发明专利申请公开说明书

[21] 申请号 99124283.1

[43] 公开日 2001 年 6 月 27 日

[11] 公开号 CN 1301090A

[22] 申请日 1999.12.21 [21] 申请号 99124283.1

[71] 申请人 华为技术有限公司

地址 518057 广东省深圳市科技园科发路华为用
户服务中心大厦

[72] 发明人 卢建民

[74] 专利代理机构 上海专利商标事务所

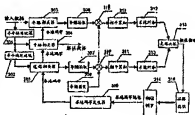
代理人 左一平

权利要求书 2 页 说明书 7 页 附图页数 3 页

[54] 发明名称 含有导频信道码分多址通信系统中的跟踪方法及装置

[57] 摘要

一种含有导频信道码分多址通信系统中的跟踪方法及装置,采用延时锁定环(DLL)结构,用三个相关器构成早中迟三个支路,从早迟支路输出解扩后的信号先通过导频信号抽取电路将导频信号从每个时隙中抽取出来,与导频图案相乘去调制,相干累加后再求绝对和(IQ两路绝对值之和)。比较早迟支路的绝对和,得出相位差值指示,经环路滤波后控制本地码字相位以完成跟踪。本发明易于实现,可节省硬件资源,且能去除信道衰落等乘性干扰对跟踪的影响。



权利要求书

1、一种含有导频信道码分多址通信系统中的跟踪方法，采用延时锁定环结构，用三个相关器构成早中迟三个支路，其特征在于，包括以下步骤：

a、输入数据经直通及延时电路后，形成间隔为半个码片的早中迟三路数据，分别进入早中迟支路做相关解调；

b、从早迟支路输出的解扩后的IQ两路信号，通过导频信号抽取电路将导频信号从每个时隙中抽取出来，与导频图案发生器产生的导频图案相乘去调制；

c、去调制后的导频信号进行累加后再求IQ两路绝对值之和；

d、经比较得出相位差值指示；

e、相位差值指示经环路滤波后通过相位控制器输出本地码地址，该本地码地址驱动本地码字发生器产生本地码字再进入早中迟相关器，完成跟踪环路的闭环控制。

2、根据权利要求1所述的一种含有导频信道码分多址通信系统中的跟踪方法，其特征在于，所述的各相关器由输入数据IQ两路和本地码字IQ两路复乘积分构成，积分长度为扩频因子与超采样码率的乘积。

3、根据权利要求1所述的一种含有导频信道码分多址通信系统中的跟踪方法，其特征在于，所述的将导频信号从解扩后的信号中抽取出来，与导频图案相乘去调制后形成的导频信号基本同相。

4、根据权利要求1或3所述的一种含有导频信道码分多址通信系统中的跟踪方法，其特征在于，所述的相干累加是指将基本同相的导频信号作相干累加。

5、根据权利要求1所述的一种含有导频信道码分多址通信系统中的跟踪方法，其特征在于，所述的相位差值指示为：当早路绝对和大于迟路绝对和时，比较器输出“1”；当早路绝对和等于迟路绝对和时，比较器输出“0”；当早路绝对和小于迟路绝对和时，比较器输出“-1”。

6、一种实现上述方法的装置，包括延时模块、相关器、本地码字发生器、相位调节器、环路滤波器；所述的延时模块为早路、迟路两个半个码片延时模块；所述的相关器为早路相关器、中路相关器和迟路相关器；输入的原始数据送到早路相关器，同时送到早路半个码片延时模块；经该早路半个码片延时模块延时后再送到迟路半个码片延时模块，同时送到中路相关器；经该迟路半个码片延时模块延时后的数据送到迟路相关器；所述环路滤波器、相位

调节器和本地码字发生器及三个相关器顺序连接;其特征在于,还包括:早路、迟路导频抽取模块,早路、迟路相干加模块,早路、迟路求绝对和模块,支路比较模块,导频图案发生器以及与该导频图案发生器连接的迟路乘法器、与迟路乘法器连接的早路乘法器;从早路相关器输出的数据顺序与早路导频抽取模块、早路乘法器、早路相干加模块和早路求绝对和模块相连接,从迟路相关器输出的数据顺序与迟路导频抽取模块、迟路乘法器、迟路相干加模块和迟路求绝对和模块相连接;从早路、迟路求绝对和模块输出的两路绝对值之和再送到支路比较器得到的相位差值指示再输送到所述环路滤波器,经环路滤波器滤波的信号再顺序与相位调节器和本地码字发生器连接及至顺序输送到三个相关器,形成环路跟踪。

7、根据权利要求6所述的装置,其特征在于,所述的早路、迟路延时模块可以采用环型存储器实现,其输出抽头的间隔为输出数据的时延。

8、根据权利要求6所述的装置,其特征在于,所述的早路、迟路导频抽取模块可由通断门实现,由已知的时隙结构来控制门的通断,导频位置时开通,其余位置关断。

9、根据权利要求6所述的装置,其特征在于,所述的导频图案发生器输出的信号为导频图案。

10、根据权利要求6所述的装置,其特征在于,所述的早路、迟路相干加模块将相邻的若干去调制的导频复数相加,提升信噪比。

11、根据权利要求6所述的装置,其特征在于,所述的早路、迟路求绝对和模块完成求I、Q两路绝对值之和的过程。

12、根据权利要求6所述的装置,其特征在于,所述的支路比较模块比较早、迟支路的绝对和,当早路绝对和大于迟路绝对和时,比较器输出“1”;当早路绝对和等于迟路绝对和时,比较器输出“0”;当早路绝对和小于迟路绝对和时,比较器输出“-1”。

13、根据权利要求6所述的装置,其特征在于,所述的环路滤波模块可采用PLL锁相环中的普通环路滤波器。

14、根据权利要求6所述的装置,其特征在于,所述的相位调节模块根据环路滤波后的相位差值,调节本地码字的地址,驱动码字发生器产生本地码字。

说明书

含有导频信道码分多址通信系统中的跟踪方法及装置

本发明涉及一种码分多址通信系统中、在含有导频的信道上完成的采用支路比较方法的跟踪方法及装置。

在码分多址(CDMA)系统中(以下简称CDMA系统),本地序列和发送序列是否对齐将会直接影响解扩后的信噪比。虽然扩频序列的捕获完成后,两者已大致同步,但是由于捕获精度的限制,以及噪声的影响、信道传输时延的变化、收发时钟频率的偏移等,本地序列和发送序列的相位不可能保持长期稳定的一致。为了解决这个问题,就需要跟踪电路来实时地控制本地码字相位,使其与接收序列保持一致,从而获得良好的解调特性。

常规跟踪器一般采用延迟锁定环(DLL——Delay Locked Loop)原理。要实现对扩频序列相位的跟踪,关键是要能正确地检测出两个序列的相位差,然后用这个相位差去闭环调节本地序列的相位,使之与接收序列尽量一致,从而把两个序列的相位差控制在最小状态,即实现跟踪。这种鉴相特性依靠的是扩频序列的自相关特性。如附图1所示,CDMA系统收发序列的自相关函数 $R(t)$,当 $t=0$ 时,相关值最大;若码片长度为 T_c ,当 t 超过 T_c 后,相关值就很小。从图中可以看出,将自相关函数分别左右移半个码片后相减,即可构成一条鉴相曲线, $t=0$,即完全同步时,鉴相器输出相差才为零。当 $-T_c/2 < t < T_c/2$,鉴相曲线近似线性。根据该曲线和锁相环原理,即可构造跟踪环。若有间隔 T_c 的两个相关器,将他们的相关值相减,差值去闭环控制本地码字发生器,使本地码字相位趋近于接收相位,即可完成跟踪。这两个相关器分别可称为“早”“迟”支路,跟踪稳定后,它们分别超前和滞后准确同步相位半个码片。如果在这两路中间再放置一个相关器,稳定后即位于同步位置,可做较精确解调。该相关器可称为“中”支路,也是解调支路。这种结构称为延迟锁定环。

常规跟踪环结构如附图二,数据经延迟后分成早中迟三路(间隔半个码片长度),分别与本地PN码做复数相乘(解调)、积分(解扩)——中路复数相关值为解调输出;早迟两路复数相关值的能量(平方和)差值送入环路滤波器滤波后,再进入相位调节模块,产生码字地址偏移,调节本地码字地址,该地址直接驱动本地码字发生器产生本地PN码字。

现有技术中的存在的不足是:

- 1、由于现代CDMA移动通信的信道条件极为恶劣,信噪比极低,而且伴有深度可达

30-40dB的快速衰落,对于解调后的信号来说,信噪比仍然很低,噪声干扰很大,在这种情况下,送入环路滤波器的相位偏差的精确性不能保证,跟踪效果较差。

2、如上所述,接收数据的能量可能由于快速深衰落的影响而有30—40dB的起伏,虽然经过AGC及功控的调节,但由于AGC及功控的响应时间和调节程度的限制,其上下波动仍然十分剧烈。由于该种衰落是乘性干扰,早迟支路相关能量之差也会受相同影响,这时鉴相出的相位差值实际上还叠加了能量起伏的变化,极大地影响环路收敛速度,降低跟踪精度。

3、由于求取相关能量需做平方和,信号的动态范围大大变宽,所需位宽增加一倍,硬件上较耗费资源。

本发明的目的是为了克服现有技术中的缺陷,而提出的一种易于实现,且能去除信道衰落等乘性干扰对跟踪的影响、节省硬件资源的基于间断导频相干加、采用支路比较方法的跟踪方法及其装置。

实现本发明的技术方案是:一种含有导频信道CDMA通信系统中的跟踪方法,采用DLL结构,用三个相关器构成早中迟三个支路,其特点是:包括以下步骤:

- a、输入数据经直通及延时电路后,形成间隔为半个码片的早中迟三路数据,分别进入早中迟支路做相关解调;
- b、从早迟支路输出的解扩后的IQ两路信号,通过导频信号抽取电路将导频信号从每个时隙中抽取出来,与导频图案发生器产生的导频图案相乘去调制;
- c、去调制后的导频信号进行累加后再求IQ两路绝对值之和;
- d、经比较得出相位差值指示;
- e、相位差值指示经环路滤波后通过相位控制器输出本地码地址,该本地码地址驱动本地码字发生器产生本地码字再进入早中迟相关器,完成跟踪环路的闭环控制。

上述一种含有导频信道CDMA通信系统中的跟踪方法,其中,所述的各相关器由输入数据IQ两路和本地码字IQ两路复乘积分构成,积分长度为扩频因子与超采样码率的乘积。

上述一种含有导频信道CDMA通信系统中的跟踪方法,其中,将导频信号从解扩后的信号中抽取出来,与导频图案相乘去调制,形成的导频信号基本同相。

上述一种含有导频信道CDMA通信系统中的跟踪方法,其中,所述的相位差值指示为:当早路绝对和大于迟路绝对和时,比较器输出“1”;当早路绝对和等于迟路绝对和时,比较器输出“0”;当早路绝对和小于迟路绝对和时,比较器输出“-1”。

一种实现上述方法的装置,包括延时模块、相关器、本地码字发生器、相位调节器、

环路滤波器；所述的延时模块为早路、迟路两个半个码片延时模块；所述的相关器为早路相关器、中路相关器和迟路相关器；输入的原始数据送到早路相关器，同时送到早路半个码片延时模块；经该早路半个码片延时模块延时后再送到迟路半个码片延时模块，同时送到中路相关器；经该迟路半个码片延时模块延时后的数据送到迟路相关器；所述环路滤波器、相位调节器和本地码字发生器及三个相关器顺序连接；其特点是，还包括：早路、迟路导频抽取模块，早路、迟路相干加模块，早路、迟路求绝对和模块，支路比较模块，导频图案发生器以及与该导频图案发生器连接的迟路乘法器、与迟路乘法器连接的早路乘法器；从早路相关器输出的数据顺序与早路导频抽取模块、早路乘法器、早路相干加模块和早路求绝对和模块相连接，从迟路相关器输出的数据顺序与迟路导频抽取模块、迟路乘法器、迟路相干加模块和迟路求绝对和模块相连接；从早路、迟路求绝对和模块输出的两路绝对值之和再送到支路比较器得到的相位差值指示再输送到所述环路滤波器，经环路滤波器滤波的信号再顺序与相位调节器和本地码字发生器连接及至输送到三个相关器，形成环路跟踪。

上述装置中，所述的早路、迟路延时模块可以采用环型存储器实现，其输出抽头的间隔为输出数据的时延。

上述装置中，所述的早路、迟路导频抽取模块可由通断门实现，由已知的时隙结构来控制门的通断，导频位置时开通，其余位置关断。

上述装置中，所述的导频图案发生器输出的信号为导频图案。

上述装置中，所述的早路、迟路相干加模块将相邻的若干去调制的导频复数相加，提升信噪比。

上述装置中，所述的早路、迟路求绝对和模块完成求I、Q两路绝对值之和的过程。

上述装置中，所述的支路比较模块比较早、迟支路的绝对和，当早路绝对和大于迟路绝对和时，比较器输出“1”；当早路绝对和等于迟路绝对和时，比较器输出“0”；当早路绝对和小于迟路绝对和时，比较器输出“-1”。

上述装置中，所述的环路滤波模块可采用PLL锁相环中的普通环路滤波器。

上述装置中，所述的相位调节模块根据环路滤波后的相位差值，调节本地码字的地址，驱动码字发生器产生本地码字。

由于本发明采用了以上的技术方案，其产生的积极效果是明显的：

1、用信号的绝对和(I、Q两路的绝对值之和)来代替常规方法中的平方和取能量，可以降低信号位宽，节省硬件资源，更加易于实现。

2、将基本同相的导频信号相干累加，使N个导频的相干加能提高信噪比到原来的N倍，提高早迟支路相关值的信噪比以改善跟踪性能。

3、利用相位差值的正负符号做相位指示，由该指示信号控制码字相位的移动，可去除信号衰落的影响。

为了更清楚了解本发明的性能、特点，现结合以下实施例及其附图作详细的说明。

图1是已有技术扩频序列的自相关特性图；

图2是已有技术跟踪环路结构图；

图3是本发明跟踪方法的整体结构示意图；

图4是本发明相关器的结构示意图；

图5是本发明误码率——信噪比的折线图。

现代CDMA系统大都提供包含导频的信道，导频的图案已知；而且虽然受高速移动带来的多普勒频移的影响，相邻信号间的相位会有一定偏转，但是由于现代CDMA通信的码率极高，相邻信号的时间间隔极短，所以它们历经的信道特征基本一致，具有几乎相同的相位，这是导频相干加可行性的基础。

本发明用三个相关器构成早中迟三个支路，但是早迟支路输出解扩后的信号，并不直接进行平方和求能量，而是先通过导频信号抽取电路将导频信号从每个时隙中抽取出来，与导频图案相乘去调制，相干累加后再求绝对和(IQ两路绝对值之和)，比较早迟支路的绝对和，得出相位差值指示，经环路滤波后控制本地码字相位以完成跟踪。其步骤是：

a、输入数据经直通及延时电路后，形成间隔为半个码片的早中迟三路数据，分别进入早中迟支路做相关解调；

b、从早迟支路输出的解扩后的IQ两路信号，通过导频信号抽取电路将导频信号从每个时隙中抽取出来，与导频图案发生器产生的导频图案相乘去调制；

c、去调制后的导频信号进行累加后再求IQ两路绝对值之和；

d、经比较得出相位差值指示；

e、相位差值指示经环路滤波后通过相位控制器输出本地码地址，该本地码地址驱动本地码字发生器产生本地码字再进入早中迟相关器，完成跟踪环路的闭环控制。

跟踪环路运作的前提是已知信号的结构信息，如：时隙起始、时隙结构、导频位置及图案等等，所以导频的抽取及图案反调制是易于实现的。以99年7月3Gpp提案所描述的CDMA上行控制信道为例，移动速度为120km/h时，相邻信号间的信道相位偏转仅有5°，基本可认

99.12.29

说明书附图

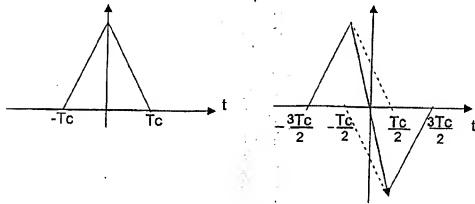


图 1

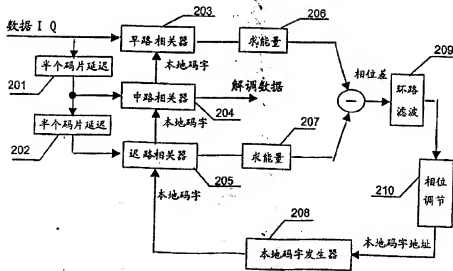


图 2

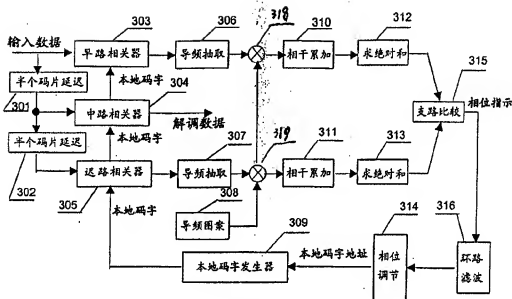


图 3

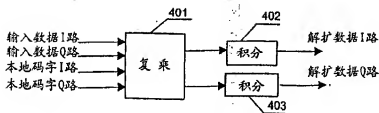


图 4

99.12.20

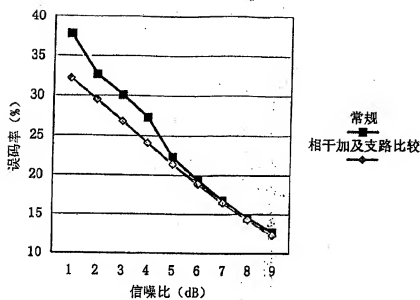


图 5